

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-248405

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

G02F 1/1335

G02F 1/136

G09F 9/00

G09F 9/30

(21)Application number : 07-083205

(71)Applicant : SONY CORP

(22)Date of filing : 14.03.1995

(72)Inventor : NAKAYAMA YOSHIKO

MAEKAWA TOSHIICHI

SATO TAKUO

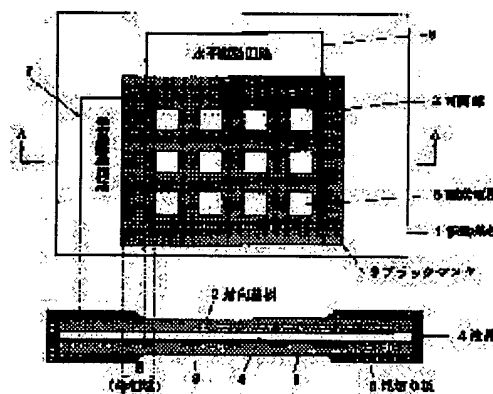
OCHI TETSURO

(54) DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent the increase in the floating capacity and coupling capacity generated in a driving circuit with an on-chip black mask structure.

CONSTITUTION: This display device has the panel structure having an active substrate 1 which has a central screen part 3 and a peripheral driving part, a counter substrate 2 which has a counter electrode and is joined to an active substrate 1 via a prescribed spacing and liquid crystals 4 which are held in the spacing. Pixel electrodes 5 arranged in a matrix and switching elements are integrated and formed in the screen part 3. The driving part is shielded of light by a partition plate 6 to be externally mounted and is integrated and formed with vertical driving circuits 7 and horizontal driving circuits 8 for driving the switching elements. The active substrate 1 is patterned and formed with a black mask 9 consisting of a metallic film via an insulating film above the switching elements included in the screen part 3. On the other hand, the black mask 9 is at least partly removed in order to prevent capacity coupling from above the vertical driving circuits 7 and the horizontal driving circuits 8. In some cases, the black mask 9 having a complementary relation with wiring patterns may be patterned and formed in reversal via the insulating film above the driving circuits 7, 8.



LEGAL STATUS

[Date of request for examination] 31.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3339248

[Date of registration] 16.08.2002

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Have the panel structure characterized by providing the following, and accumulation formation of the pixel electrode and switching element the aforementioned screen section carried out [the switching element] matrix arrangement is carried out. Accumulation formation of the drive circuit which drives this switching element while the aforementioned mechanical component is shaded by the match plate by which external is carried out is carried out. the aforementioned active substrate Display characterized by removing the black mask partially [while patterning formation of the black mask which consists of a metal membrane above the switching element contained in this screen section through an insulator layer is carried out] from the upper part of the drive circuit included in this mechanical component at least. The active substrate which has the central screen section and a surrounding mechanical component. The opposite substrate which has a counterelectrode and was joined to this active substrate through the predetermined gap. The electrooptic material held in this gap.

[Claim 2] It is the display according to claim 1 which the frame field which the aforementioned active substrate borders this screen section in order to absorb the installation error of this match plate, and includes a part of this mechanical component is set up, and is characterized by to be removed partially from the upper part of the drive circuit located outside this frame field at least while the aforementioned black mask is installed even above the drive circuit located in this frame field and patterning formation is carried out.

[Claim 3] It is the display according to claim 1 which the aforementioned mechanical component includes the vertical-drive circuit which carries out the vertical scanning of the level drive circuit which carries out the horizontal scanning of this switching element at high speed, and this switching element at a low speed, and is characterized by removing the aforementioned black mask from the upper part of this level drive circuit alternatively at least.

[Claim 4] The aforementioned black mask is display according to claim 1 characterized by being removed alternatively from some [at least] upper parts among the shift registers which operate by the level shifter of the input buffer of the external clock signal which constitutes this drive circuit, and this clock signal, and this clock signal.

[Claim 5] The aforementioned black mask is display according to claim 1 characterized by being held at floating potential or fixed potential.

[Claim 6] It has the panel structure characterized by providing the following. the aforementioned screen section Accumulation formation of the pixel electrode and switching element which carried out matrix arrangement is carried out. the aforementioned mechanical component Since this switching element is driven, accumulation formation of the drive circuit by which internal connection was carried out is carried out by the circuit pattern of shading nature. the aforementioned active substrate While patterning formation of the black mask which consists of a metal membrane above the switching element contained in this screen section through an insulator layer is carried out Display characterized by carrying out inversion patterning formation of the black mask which has this circuit pattern and a complementary relation through an insulator layer above the drive circuit included in this mechanical component. The active substrate which has the central screen section and a surrounding mechanical component. The opposite substrate which has a counterelectrode and was joined to this active substrate through the predetermined gap. The electrooptic material held in this gap.

[Claim 7] The aforementioned black mask is display according to claim 6 characterized by being held at floating potential or fixed potential.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the display represented by the active-matrix type liquid crystal panel etc. It is related with the black mask structure of the drive circuit formed in the periphery of a liquid crystal panel in one in more detail.

[0002]

[Description of the Prior Art] An active-matrix type liquid crystal panel joins an active substrate and an opposite substrate through a predetermined gap, and has the structure which held liquid crystal in this gap. The active substrate has the pixel electrode arranged in the shape of a matrix, and switching elements, such as TFT which drives this separately. Moreover, the circumference drive circuit for carrying out the matrix drive of the switching element at a horizontal direction and a perpendicular direction is also formed in one. TFT is covered with the insulator layer between the 1st layer, and the circuit pattern which carries out electrical connection to the source field of TFT is established on it. The insulator layer is formed between the 2nd layer so that this circuit pattern may be covered, and the pixel electrode is prepared on it. Electrical connection of this pixel electrode is carried out to the drain field of TFT through the contact hole which carried out opening to the insulator layer and the insulator layer between the 1st layer between the 2nd layer. On the other hand, the black mask which shields except a pixel electrode is formed in the internal surface of an opposite substrate. This black mask carries out patterning of the metal membrane which has for example, shading nature. Opening surrounded with the black mask has consistency in a pixel electrode. In order to bury the irregularity of this black mask, the flattening film is formed, and a transparent counterelectrode is extensively formed on it.

[0003]

[Problem(s) to be Solved by the Invention] In the conventional example mentioned above, the black mask is formed in the active substrate by the periphery, and is prepared in the opposite substrate side except [all] it. For this reason, the precise alignment of an opposite substrate and an active substrate is needed. In consideration of the alignment precision of an opposite substrate and an active substrate, and the black mask formation precision by the side of an opposite substrate, a pattern design is carried out mutually. In this case, the margin which absorbs an alignment error beforehand needed to be taken and the pattern of a black mask is set as a large size. Therefore, the technical problem that the numerical aperture of a pixel falls victim occurs. Since the precise alignment of an opposite substrate and an active substrate is needed, the alignment equipment in connection with it also has the technical problem that it will become precise and expensive.

[0004] In order to cope with this problem, the so-called on-chip black structure which forms all black masks in an active-substrate side is proposed. Generally with this structure, the organic material is used as a black mask. However, the organic material which distributed black pigment etc. has the fault that shading nature is bad. Moreover, it is difficult to divert the high definition manufacture process and high definition manufacturing installation of semiconductor manufacture to formation of a black mask as it is. In addition, with the black mask using the organic material, flattening of the pixel section is difficult and disadvantageous for the orientation of liquid crystal, or gap control.

[0005] With the improved on-chip black structure, the example which used the metal thin film as a material of a black mask is also proposed. The black mask by this metal thin film has also attained to the periphery by which collection formation not only of the screen section but the drive circuit where accumulation formation of the pixel electrode was carried out was carried out. However, when a black mask is formed by the metallic material, capacity distributor shaft coupling arises between surrounding drive circuits, the transfer-lag total of a malfunction or a signal arises, and the technical problem that picture grace is reduced occurs.

[0006]

[Means for Solving the Problem] The following meanses were provided in order to solve the technical problem of a Prior art mentioned above. That is, the display concerning this invention has the panel structure equipped with the active substrate which has the central screen section and a surrounding mechanical component, the opposite substrate which has a counterelectrode and was joined to this active substrate through the predetermined gap, and the electrooptic material held in this gap as fundamental composition. Accumulation formation of the pixel electrode and switching element the aforementioned screen section carried out [the switching element] matrix arrangement is carried out. Moreover, while the aforementioned mechanical component is shaded by the match plate by which external is carried out, accumulation formation of the drive circuit which drives this switching element is carried out. As a feature matter of this invention, while patterning formation of the black mask which consists of a metal membrane above the switching element with which the aforementioned active substrate is contained in this screen section through an insulator layer is carried out, the black mask is partially removed from the upper part of the drive circuit included in this mechanical component at least. Preferably, the frame field which the aforementioned active substrate borders this screen section in order to absorb the installation error of this match plate, and includes a part of this mechanical component is set up. In this case, the aforementioned black mask is partially removed from the upper part of the drive circuit located outside this frame field at least, while it installs even above the drive circuit located in this frame field and patterning formation is carried out. As concrete composition, the aforementioned mechanical component includes the vertical-drive circuit which carries out the vertical drive of the level drive circuit which carries out the horizontal scanning of this switching element at high speed, and this switching element at a low speed. In this case, the aforementioned black mask is alternatively removed from the upper part of this level drive circuit at least. This drive circuit contains the shift register which generally operates by the level shifter of the input buffer of an external clock signal, and this clock signal, and this clock signal. In this case, the aforementioned black mask is alternatively removed from some [at least] upper parts of these circuit element. In addition, the aforementioned black mask is held at floating potential or fixed potential.

[0007] According to other sides of this invention, display has the panel structure equipped with the active substrate which has the central screen section and a surrounding mechanical component, the opposite substrate which has a counterelectrode and was joined to this active substrate through the predetermined gap, and the electrooptic material held in this gap as fundamental composition. Accumulation formation of the pixel electrode and switching element the aforementioned screen section carried out [the switching element] matrix arrangement is carried out. Since the aforementioned mechanical component drives this switching element, accumulation formation of the drive circuit by which internal connection was carried out by the circuit pattern of shading nature is carried out. As a feature matter, patterning formation of the black mask which consists of a metal membrane above the switching element with which the aforementioned active substrate is contained in this screen section through an insulator layer is carried out. Inversion patterning formation of the black mask which, on the other hand, has this circuit pattern and a complementary relation through an insulator layer above the drive circuit included in this mechanical component is carried out. In addition, the aforementioned black mask is held at floating potential or fixed potential.

[0008]

[Function] According to the 1st side of this invention, in case a black mask is formed in the active-substrate side of display by the metallic material, a black mask is formed only in a portion required as a doubling margin with a match plate on a surrounding drive circuit, and capacity distributor shaft coupling is reduced by removing from other portions. Moreover, in case the black mask which is from a metal membrane on the active-substrate side of active-matrix type display is formed according to the 2nd side of this invention, patterning was carried out by the relation it is unrelated to the metal membrane which uses the pattern of the black mask located on a circumference drive circuit for wiring etc., and a reverse pattern, and capacity distributor shaft coupling is reduction-ized.

[0009]

[Example] With reference to a drawing, the suitable example of this invention is explained in detail below. It is the typical cross section which met the A-A line which drawing 1 expressed the 1st example of the display concerning this invention, and showed (1) in the typical plan and showed (2) to (1). This display is equipped with the active substrate 1 and the opposite substrate 2 so that it may illustrate. An active substrate 1 has the central screen section 3 and a surrounding mechanical component. On the other hand, the opposite substrate 2 had the counterelectrode (not shown) and has joined it to the active substrate 1 through a predetermined gap. The electrooptic material which consists of liquid crystal 4 grade is held in this gap. Accumulation formation of the pixel electrode 5 and switching element (not shown) the screen section 3 carried out [the switching element] matrix arrangement is carried out. Moreover, while the mechanical component is shaded by the match plate 6 by which external is carried out, accumulation formation of the vertical-drive circuit 7 and the level drive circuit 8 which drive a switching element is carried out. While the

vertical-drive circuit 7 carries out the vertical scanning of the switching element at a low speed, the level drive circuit 8 carries out the horizontal scanning of the switching element at high speed.

[0010] As a feature matter of this invention, while patterning formation of the black mask 9 which consists of a metal membrane above the switching element with which an active substrate 1 is contained in the screen section 3 through an insulator layer is carried out, in order to prevent capacity distributor shaft coupling, the black mask 9 is partially removed from the upper part of the vertical-drive circuit 7 included in a mechanical component (periphery), and the level drive circuit 8 at least. Specifically, the frame field B which borders the screen section 5 and includes a part of periphery in order that an active substrate 1 may absorb the installation error of a match plate 6 is set up. In this case, the black mask 9 is installed even above the vertical-drive circuit 7 located in the frame field B, and the level drive circuit 8, and patterning formation is carried out. However, it is partially removed from the upper part of the vertical-drive circuit 7 located outside the frame field B, and the level drive circuit 8 at least.

[0011] In case the point of this invention creates the on-chip black structure which forms a black mask by the metallic material to an active-substrate side, it is solving the bad influence which eliminates "parasitic-capacitance increase of a drive circuit" which poses a problem, and it has on circuit operation or picture grace. For this reason, the display concerning this invention forms the black mask 9 only in the portion to the frame field B at peripheries other than screen section 3. This frame field B is a margin required in order to set a match plate 6 and the black mask 9, and usually has the width-of-face size of hundreds of micrometers or about several mm. That is, the black mask 9 is removed from the upper part of the drive circuits 7 and 8 located outside this frame field B. By making it such composition, "parasitic-capacitance increase of a drive circuit" mentioned above poses a problem restricted to the portion of the drive circuits 7 and 8 formed in the frame field B. It is made not to arrange circuit element which affects the malfunction and picture degradation of a circuit into this portion. The shift register which operates by the level shifter of the input buffer of for example, an external clock signal and this clock signal and this clock signal is contained in such circuit element. In addition, the black mask 9 is held at floating potential or fixed potential. The black mask 9 did not exist in the portions of the vertical-drive circuit 7 located outside the frame field B, and the level drive circuit 8, but only the transparent layer insulation film arranges on a circuit pattern into them. Therefore, the failure analysis of the drive circuits 7 and 8 etc. is possible by removing this layer insulation film by the laser beam etc. On the other hand, a black mask is not formed in the opposite substrate 2 side at all. Therefore, the precise alignment at the time of piling up the opposite substrate 2 and an active substrate 1 becomes unnecessary. Moreover, the superposition margin of the opposite substrate 2 and an active substrate 1 is lost, and the numerical aperture of the pixel electrode 5 rises. In addition, the manufacturing cost of the opposite substrate 2 becomes cheap. That is, while utilizing the advantage of the on-chip black technology which forms the black mask 9 on the active substrate 1 by composition concerning this invention, it became possible to eliminate the trouble.

[0012] Drawing 2 is the typical plan showing deformation of the 1st example shown in drawing 1. It has the same structure as the 1st example fundamentally, and a corresponding reference number is given to a corresponding portion, and an understanding is made easy. A different point is that the black mask 9 is extensively formed in the front face of an active substrate 1 including a periphery except for a part of vertical-drive circuit 7 and level drive circuit 8. In case it will join to the opposite substrate 2 since flattening of the front face of an active substrate 1 is carried out if it is made this appearance, the gap size can be controlled precisely. moreover, the liquid crystal 4 held between the active substrate 1 and the opposite substrate 2 -- leaking -- appearance -- carrying out -- etc. -- it can protect That is, the modification shown in drawing 2 removes the black mask 9 only from the necessary minimum portion from which a circuit operation top parasitic capacitance poses a problem, and forms the black mask 9 in the other field extensively. Of course, the black mask 9 is removed from the upper part of the pixel electrode 5.

[0013] Drawing 3 is the typical plan showing other modifications of the 1st example shown in drawing 1. It has the same structure as the 1st example fundamentally, and a corresponding reference number is given to a corresponding portion, and this modification also makes an understanding easy. In this modification, the black mask 9 is removed from a part of level drive circuit 8, and all the upper parts of the vertical-drive circuit 7 are covered with the black mask 9. As mentioned above, while the level drive circuit 8 carries out the horizontal scanning of the switching element contained in the screen section 3 at high speed, the vertical-drive circuit 7 carries out the vertical scanning of the switching element at a low speed. Therefore, while capacity distributor shaft coupling between the black masks 9 has big influence on the level drive circuit 8 side, the vertical-drive circuit 7 is not influenced so much. In view of this point, the black mask 9 is removed only from the portion for which the level drive circuit 8 is needed in this modification. In addition, in these modifications, as for the level drive circuit 8 and the vertical-drive circuit 7, only one piece is formed on the active substrate 1, respectively. However, it cannot be overemphasized by this invention that it can apply also to the structure which is not restricted to this and established the level drive circuit 8 of a vertical couple and the vertical-drive circuit 7 of a right-and-left couple in the periphery of an active substrate 1.

[0014] Drawing 4 is the typical fragmentary sectional view showing the concrete example of composition of an active substrate 1 shown in drawing 1. A part of drive circuit especially covered with the black mask 9 is expressed. In order to simplify illustration, the CMOS structure which consists of the P type TFT and N type TFT of a couple is expressed typically. Accumulation formation of a majority of this CMOS is carried out, and the circumference drive circuit equipped with the desired function can be built by connecting by the circuit pattern suitably. Patterning formation of the semiconductor thin film 11 which becomes the front face of an active substrate 1 which consists of glass or a quartz from polycrystal silicon etc. is carried out at the shape of an island so that it may illustrate. On the semiconductor thin film 11, patterning formation of the gate electrode 12 is carried out through the gate insulator layer 14. The impurity is poured into the semiconductor thin film 11 located in the both sides of the gate electrode 12 by high concentration, and a source field and a drain field are formed. By pouring in the impurity of P type, P channel type TFT can be formed and N channel type TFT can be formed by pouring in the impurity of N type. The gate electrode 12 is covered with the insulator layer 15 between the 1st layer which consists of a PSG etc., and the circuit pattern 13 which consists of aluminum etc. is formed in the front face. Electrical connection of each circuit pattern 13 is carried out to the source field and drain field of each TFT through the contact hole formed in the insulator layer 15 between the 1st layer. The circuit pattern 13 is covered with the insulator layer 16 while [the 2nd layer] consisting of a PSG etc. similarly. On it, patterning formation of the black mask 9 is carried out. For example, after forming metallic materials, such as titanium, a tungsten, and aluminum, by the sputtering method or CVD, patterning is carried out to a predetermined configuration and it is processed into the black mask 9. This black mask 9 is covered with the flattening film 17 which consists of acrylic resin etc.

[0015] Drawing 5 is the typical fragmentary sectional view showing deformation of the structure shown in drawing 4. A corresponding reference number is given to the portion which corresponds in both, and an understanding is made easy. In this modification, the black mask 9 is formed on the flattening film 17. If it is made this appearance, since the distance between the circuit patterns 13 which consist of a metallic material as well as the black mask 9 which consists of a metallic material will become large, capacity distributor shaft coupling can be eased. Therefore, even when the black mask 9 which consists of a metallic material is partially formed on a drive circuit, "increase-ization of a parasitic capacitance" can be prevented to some extent.

[0016] Drawing 6 expresses typically the structure of a drive circuit where it is located in the portion from which the black mask was removed alternatively. A corresponding reference number is given to the portion which is the same as that of the structure shown in drawing 4 and drawing 5 fundamentally, and corresponds, and an understanding is made easy. The black mask 9 is removed alternatively, only an insulator layer 16 and the flattening film 17 exist between the 2nd layer on a circuit pattern 13, and capacity distributor shaft coupling which has a bad influence on high-speed operation does not arise so that clearly from drawing. Thus, into the portion into which high-speed operation is performed all over a drive circuit, the black mask was removed alternatively, and "increase-ization of a parasitic capacitance" is prevented into it.

[0017] Drawing 7 is the block diagram showing the concrete circuitry of the display shown in drawing 1. This display has two or more pixels prepared in each intersection of two or more signal-line Y and both which wired two or more gate lines X which wired behavior, and the seriate. This pixel consists of a detailed liquid crystal cell LC, is arranged in the shape of a matrix, and constitutes the screen section. Accumulation formation of TFT Tr is carried out as a switching element for driving this corresponding to each liquid crystal cell LC. Moreover, the auxiliary capacity Cs is connected to liquid crystal cell LC and parallel. Liquid crystal cell LC consists of liquid crystal held between the pixel electrode formed in the active-substrate side, the counterelectrode formed in the opposite substrate side, and two electrodes. The gate electrode of TFT Tr is connected to the corresponding gate line X, a source electrode is connected to corresponding signal-line Y, and the drain electrode is connected to the corresponding pixel electrode. The vertical-drive circuit 7 carries out the vertical scanning of each gate line X one by one, and chooses liquid crystal cell LC for one line for every 1 level period. liquid crystal cell LC for one line which the level drive circuit 8 scanned each signal-line Y sequentially within 1 level period, sampled the video signal on the other hand, and was chosen (pixel) -- a dot order -- next, a video signal is written in Specifically, the level drive circuit 8 consists of input-buffer IB, a level shifter LS, a shift register SR, and a level switch HSW. An input buffer IB accepts the clock signals HCK1 and HCK2 of an antiphase in level start signal HST and each other from the exterior. A level shifter LS carries out the level shift of these signals. A shift register SR operates according to the clock signals HCK1 and HCK2 by which the level shift was carried out, and outputs the selection pulses V1, V2, and V3 and -- by transmitting level start signal HST by which the level shift was similarly carried out one by one. It connects with the video line through the level switch HSW, and each signal-line Y receives supply of a video signal from the exterior. A shift register SR outputs the selection pulses V1, V2, and V3 and -- one by one, carries out switching action of each level switch HSW one by one, and samples a video signal to each signal-line Y. In order to carry out high-speed operation of input-buffer IB, a level shifter LS, the shift

register SR, etc., while they are strongly influenced of a parasitic capacitance (stray capacity) here, the level switch HSW is seldom influenced of stray capacity. While the black mask which consists of a metallic material covers only the level switch HSW made into a frame field in a position in the 1st example in view of this point, the black mask is intentionally removed from input-buffer IB, the level shifter LS, and the shift register SR. Thereby, capacity distributor shaft coupling produced between a circuit pattern and a black mask is removable.

[0018] Drawing 8 expresses the wave of the various signals shown in drawing 7. When considering the influence affect the picture grace of capacity distributor shaft coupling, time delay ΔT which carries out opening-and-closing control of the level switch HSW for a video-signal sampling and dispersion of the selection pulses V1 and V2 and --, become a problem. A shift register operates according to HCK1 and HCK2, transmits level start signal HST one by one, and outputs V1, V2, and -- so that it may illustrate. Therefore, it should become [V1 and V2] -- and ***** theoretically. However, while the real wave of V1, V2, --, is influenced of stray capacity and time delay ΔT produces it, the value also varies. Since the sampling timing of a video signal is changed by this, it will have a bad influence on picture grace.

[0019] Drawing 9 is a graph which shows the result which surveyed time delay ΔT mentioned above about the sample 1 of the actually created display, the sample 2, and the sample 3. A sample 1 does not form a black mask at all on a drive substrate. A sample 2 forms a black mask all over an active substrate including a drive circuit except for the pixel section. A sample 3 removes a black mask from the upper part of a drive circuit alternatively according to this invention. As compared with a sample 1, a sample 2 has quite large dispersion when moving supply voltage 1V. On specification, although the about [supply voltage 1V] margin is required, with a sample 2, big dispersion appears in time delay ΔT by change of supply voltage. Moreover, even if it sees a sample 2 by the average compared with a sample 1, time delay ΔT is large, and we are anxious about deterioration of picture grace, such as a ghost. On the other hand, the sample 3 shows the property of a sample 1 and an abbreviation EQC, and it turns out that it is satisfactory.

[0020] Drawing 10 is the typical plan showing the concrete composition of the sample 1 shown in drawing 9, a sample 2, and a sample 3. (1) expresses the sample 1 and the black mask is not formed in the front face of an active substrate 1 at all. (2) shows the sample 2 and the front face of an active substrate 1 is extensively covered with the black mask 9 except for the pixel electrode 5. That is, the vertical-drive circuit 7 and the level drive circuit 8 are also altogether covered with the black mask 9. (3) shows the sample 3, and in addition to the screen section 3, patterning formation of the black mask 9 is carried out so that a part of vertical-drive circuit 7 and level drive circuit 8 may be covered. However, the black mask 9 is alternatively removed from the high-speed operation section of the vertical-drive circuit 7 and the level drive circuit 8.

[0021] Drawing 11 expresses the 2nd example of the display concerning this invention, (A) is a fragmentary sectional view and (B) is a part plan. It is similar with the cross-section structure of the 1st example fundamentally shown in drawing 4, a corresponding reference number is given to a corresponding portion, and an understanding is made easy. As mentioned above, accumulation formation of the drive circuit by which internal connection was carried out by the circuit pattern 13 of shading nature is carried out at the active substrate 1. The interconnection of the countless TFT which made the semiconductor thin film 11 the barrier layer, and was specifically equipped with the gate electrode 12 is carried out by the circuit pattern 13, and it constitutes the drive circuit. Inversion patterning formation of the black mask 9 which has a circuit pattern 13 and a complementary relation through an insulator layer 16 as a feature matter between the 2nd layer above the drive circuit is carried out. In addition, the front face of this black mask 9 is covered with the transparent flattening film 17 which consists of acrylic resin etc.

[0022] The point of this 2nd example suppresses "capacity increase of a drive circuit" which is the problem by which it is accompanied in case the black mask 9 is formed in an active-substrate 1 side by the metallic material by improving the pattern of the black mask 9, and is in the point of reducing the bad influence to picture grace. Generally, as for a circuit pattern 13, metallic materials, such as aluminum or an aluminium alloy, are used, and, originally these have shading nature. Then, patterning is carried out so that a circuit pattern 13, and a negative/positive may reverse the black mask 9. In that case, the margin 20 for optical omission prevention does not have hundreds of nm, and is needed about several micrometers. However, -izing of the area to which a circuit pattern 13 laps with the black mask 9 as compared with the case where the black mask 9 is extensively formed above the drive circuit can be carried out [****] sharply, and considerable grade suppression is possible also for increase of distributor-shaft-coupling capacity with the black mask 9. In addition, the black mask 9 is held at floating potential or fixed potential. Moreover, the failure analysis of the TFT contained in a drive circuit is possible for this structure by only an insulator layer 16 and the flattening film 17 existing between the 2nd layer on a circuit pattern 13, but removing these films by the laser beam as usual. The alignment precision at the time of it becoming unnecessary to form a black mask in an opposite substrate side, and on the other hand, piling up an active substrate and an opposite substrate can be eased.

[0023] Drawing 12 expresses the structure which does not form the black mask on an active substrate 1 as reference. In addition, in order to make an understanding easy, the corresponding reference number is given to the 2nd example shown in drawing 11, and the corresponding portion. In this example of reference, since a black mask is not formed in an active-substrate 1 side, it will be necessary to instead form a black mask at an opposite substrate side.

[0024] Drawing 13 is the typical fragmentary sectional view and part plan showing deformation of the 2nd example shown in drawing 11. It has fundamentally the same structure as the 2nd example shown in drawing 11, and a corresponding reference number is given to a corresponding portion, and an understanding is made easy. In this modification, after forming the flattening film 17, on it, a metal membrane is formed by the sputtering method or CVD, patterning of this is carried out by alternative etching, and the black mask 9 is formed. Compared with the 2nd example shown in drawing 11, the vertical distance of the black mask 9 and a circuit pattern 13 becomes large, the stray capacity and distributor-shaft-coupling capacity of a drive circuit are stopped low, and the bad influence which it has on picture grace can be made still smaller. However, since the black mask 9 is exposed to the front face of an active substrate 1 compared with the 2nd example shown in drawing 11 and the part flat nature is lost, it becomes disadvantageous for rubbing for liquid crystal orientation processing, substrate gap control, etc. Moreover, since a circuit pattern 13 and the distance of the black mask 9 become large, it is necessary to also enlarge the margin 20 for optical omission prevention somewhat.

[0025] Finally drawing 14 is the typical fragmentary sectional view and part plan showing other examples of reference. It is the same as that of the 2nd example shown in drawing 11 fundamentally, and a corresponding reference number is given to a corresponding portion, and an understanding is made easy. (A) of drawing 14 is the structure which formed the black mask 9 extensively through the insulator layer 16 between the 2nd layer on the drive circuit. Now, -izing of the capacity of a drive circuit cannot be carried out [****]. (B) is the structure which formed the black mask 9 completely on the flattening film 17. This is also insufficient for capacity curtailment of a drive circuit. In addition, (C) expresses the flat-surface configuration of the structure shown in (A) and (B). The TFT which constitutes a drive circuit is extensively covered with the black mask 9 so that it may illustrate.

[0026]

[Effect of the Invention] As explained above, while patterning formation of the black mask which consists of a metal membrane above the switching element contained in the screen section through an insulator layer is carried out, in order that an active substrate may prevent capacity distributor shaft coupling from the upper part of the drive circuit included in a mechanical component, according to this invention, the black mask is removed partially at least. Or inversion patterning formation of the black mask which as for an active substrate has a circuit pattern and a complementary relation through an insulator layer above the drive circuit included in a mechanical component while patterning formation of the black mask which consists of a metal membrane above the switching element contained in the screen section through an insulator layer is carried out is carried out. Thus, the black mask was formed in the required portion [above a drive circuit], and the black mask is removed from unnecessary or the portion which evil produces. This composition enables it to stop the capacity of a drive circuit as much as possible, and it is effective in the bad influence to circuit operation or picture grace decreasing. Moreover, since a black mask is not formed on a circuit pattern, the failure analysis of the TFT which constitutes a drive circuit as usual etc. is possible.

[Translation done.]

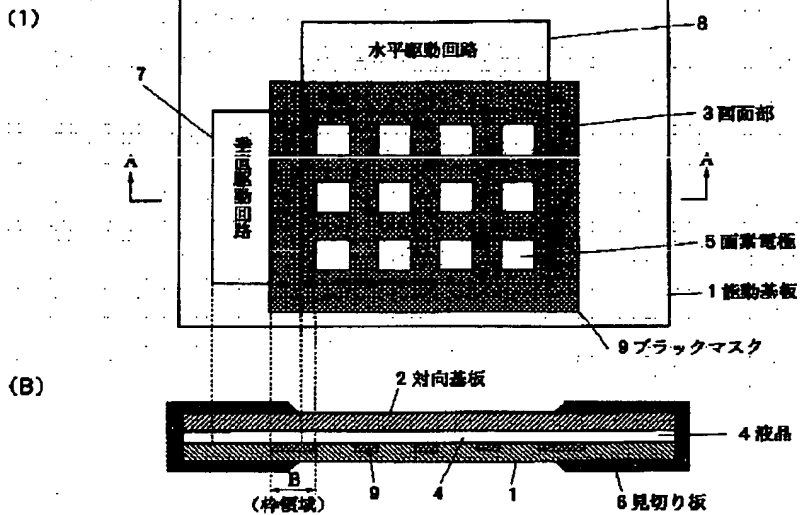
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

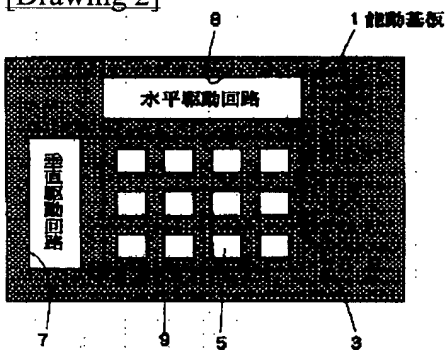
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

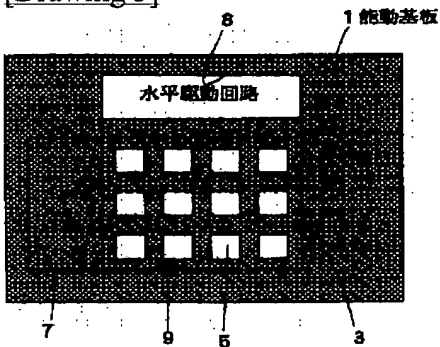
[Drawing 1]



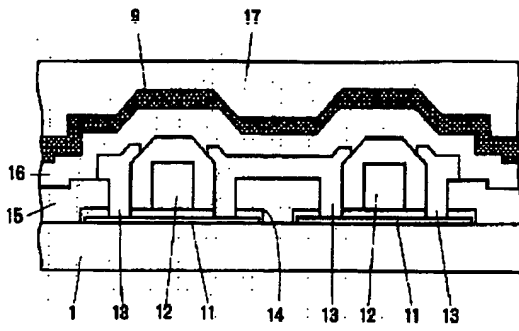
[Drawing 2]



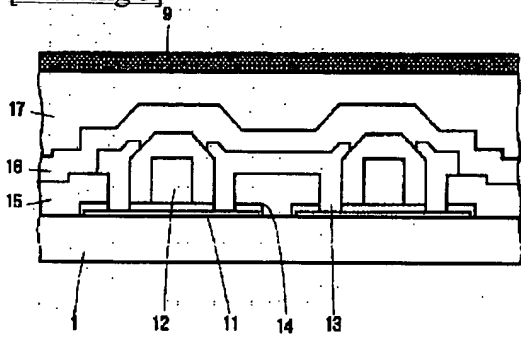
[Drawing 3]



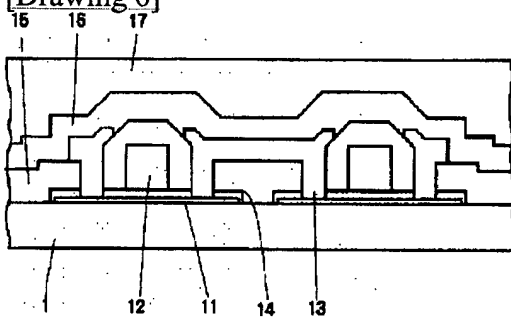
[Drawing 4]



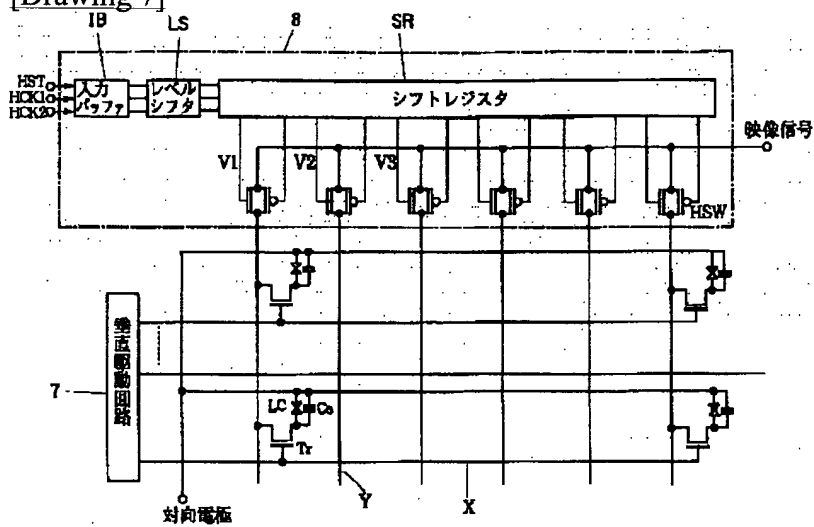
[Drawing 5]



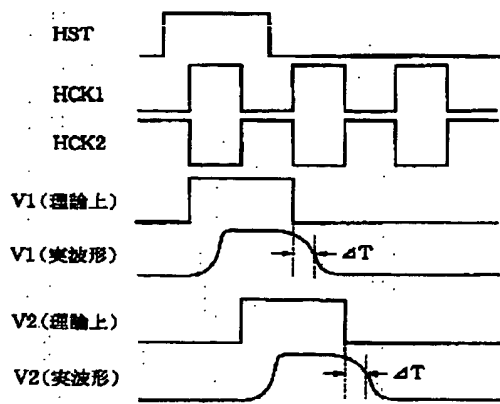
[Drawing 6]



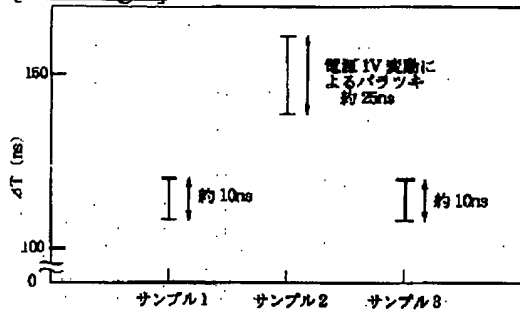
[Drawing 7]



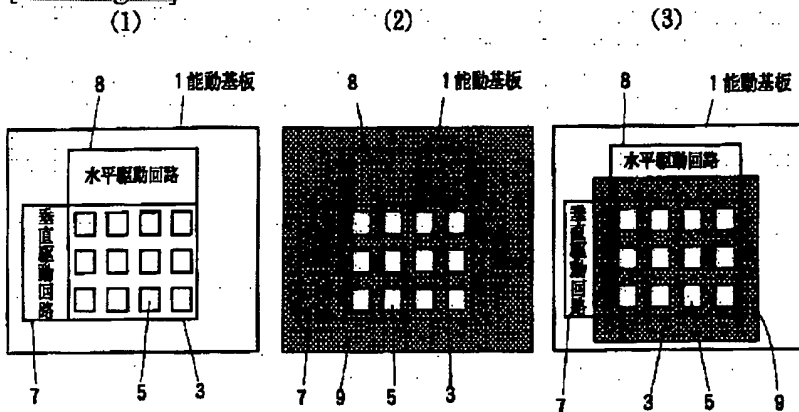
[Drawing 8]



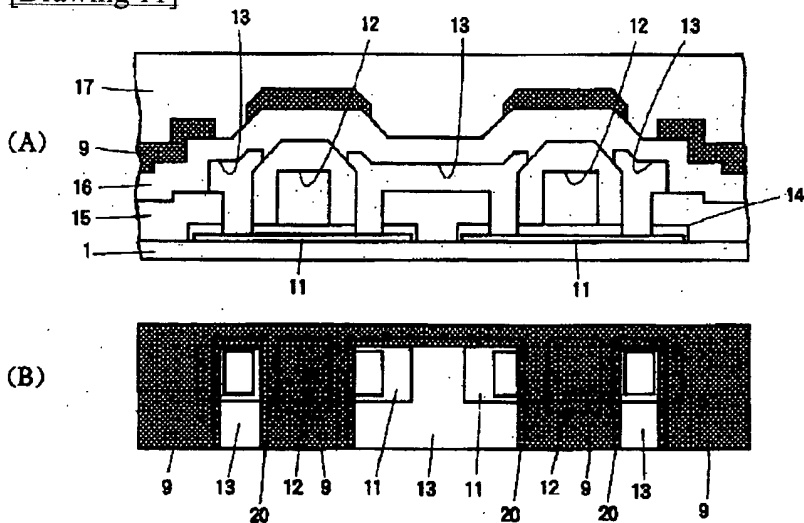
[Drawing 9]



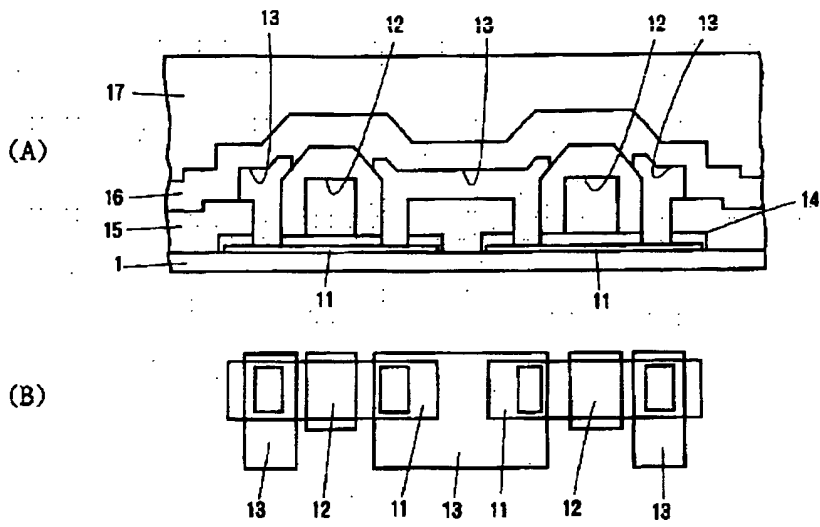
[Drawing 10]



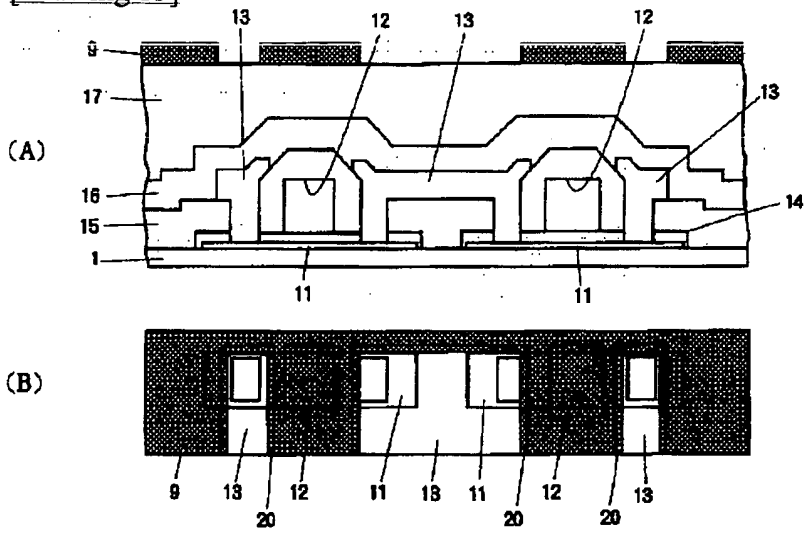
[Drawing 11]



[Drawing 12]

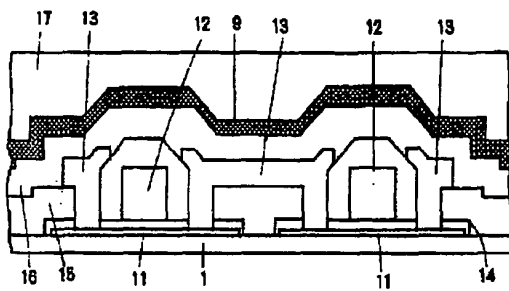


[Drawing 13]

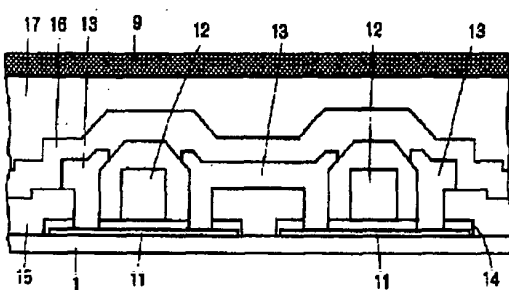


[Drawing 14]

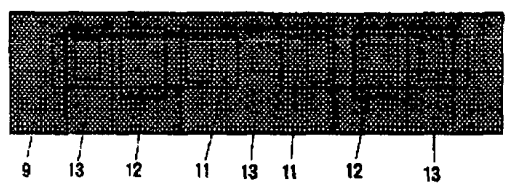
(A)



(B)



(C)



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-248405

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁶		識別記号	庁内整理番号	F I		技術表示箇所
G 0 2 F	1/1335	5 0 0		G 0 2 F	1/1335	5 0 0
	1/136	5 0 0			1/136	5 0 0
G 0 9 F	9/00	3 1 5	7426-5H	G 0 9 F	9/00	3 1 5 B
	9/30	3 3 8	7426-5H		9/30	3 3 8 Z

審査請求 未請求 請求項の数 7 F D (全 11 頁)

(21) 出願番号 特願平7-83205

(22) 出願日 平成7年(1995)3月14日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 中山 佳子

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 前川 敏一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 佐藤 拓生

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 鈴木 晴敏

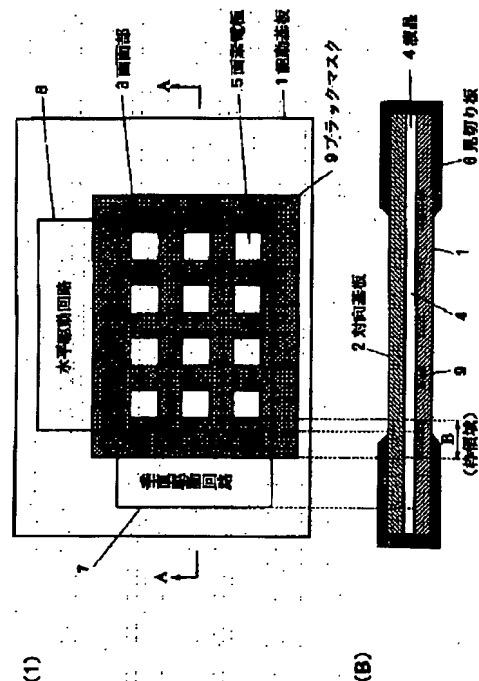
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【目的】 オンチップブラックマスク構造で、駆動回路に生じる浮遊容量やカップリング容量の増大化を防ぐ。

【構成】 表示装置は中央の画面部3及び周辺の駆動部を有する能動基板1と、対向電極を有し所定の間隙を介して能動基板1に接合した対向基板2と、この間隙に保持された液晶4とを備えたパネル構造を有する。画面部3はマトリクス配置した画素電極5及びスイッチング素子が集積形成されている。駆動部は外付けされる見切り板6により遮光されていると共に、スイッチング素子を駆動する垂直駆動回路7及び水平駆動回路8が集成形成されている。能動基板1は、画面部3に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスク9がパタニング形成されている一方、垂直駆動回路7及び水平駆動回路8の上方から容量カップリングを防止する為少なくとも部分的にブラックマスク9が除去されている。場合によっては、駆動回路7、8の上方に絶縁膜を介して配線パターンと相補的な関係にあるブラックマスク9を逆転パタニング形成しても良い。



【特許請求の範囲】

【請求項 1】 中央の画面部及び周辺の駆動部を有する能動基板と、対向電極を有し所定の間隙を介して該能動基板に接合した対向基板と、該間隙に保持された電気光学物質とを備えたパネル構造を有し、

前記画面部はマトリクス配置した画素電極及びスイッチング素子が集積形成されており、

前記駆動部は外付けされる見切り板により遮光されると共に該スイッチング素子を駆動する駆動回路が集積形成されており、

前記能動基板は、該画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている一方、該駆動部に含まれる駆動回路の上方から少なくとも部分的にブラックマスクが除去されている事を特徴とする表示装置。

【請求項 2】 前記能動基板は、該見切り板の取り付け誤差を吸収する為該画面部を縁取り且つ該駆動部の一部を包含する枠領域が設定されており、

前記ブラックマスクは、該枠領域内に位置する駆動回路の上方にまで延設してパタニング形成されている一方、該枠領域外に位置する駆動回路の上方から少なくとも部分的に除去されている事を特徴とする請求項 1 記載の表示装置。

【請求項 3】 前記駆動部は該スイッチング素子を高速で水平走査する水平駆動回路と該スイッチング素子を低速で垂直走査する垂直駆動回路とを含んでおり、前記ブラックマスクは少なくとも該水平駆動回路の上方から選択的に除去されている事を特徴とする請求項 1 記載の表示装置。

【請求項 4】 前記ブラックマスクは、該駆動回路を構成する外部クロック信号の入力バッファ、該クロック信号のレベルシフタ及び該クロック信号により動作するシフトレジスタの内少なくとも一部の上から選択的に除去されている事を特徴とする請求項 1 記載の表示装置。

【請求項 5】 前記ブラックマスクは浮遊電位又は固定電位に保持されている事を特徴とする請求項 1 記載の表示装置。

【請求項 6】 中央の画面部及び周辺の駆動部を有する能動基板と、対向電極を有し所定の間隙を介して該能動基板に接合した対向基板と、該間隙に保持された電気光学物質とを備えたパネル構造を有し、

前記画面部は、マトリクス配置した画素電極及びスイッチング素子が集積形成されており、

前記駆動部は、該スイッチング素子を駆動する為遮光性の配線パターンで内部結線された駆動回路が集積形成されており、

前記能動基板は、該画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている一方、該駆動部に含まれる駆動回路の上方に絶縁膜を介して該配線パターンと相補的

な関係にあるブラックマスクが逆転パタニング形成されている事を特徴とする表示装置。

【請求項 7】 前記ブラックマスクは浮遊電位又は固定電位に保持されている事を特徴とする請求項 6 記載の表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型の液晶パネル等によって代表される表示装置に関する。より詳しくは、液晶パネルの周辺部に一体的に形成された駆動回路のブラックマスク構造に関する。

【0002】

【従来の技術】アクティブマトリクス型の液晶パネルは能動基板と対向基板とを所定の間隙を介して接合し、該間隙に液晶を保持した構造を有している。能動基板はマトリクス状に配置した画素電極と、これを個々に駆動する薄膜トランジスタ等のスイッチング素子とを有している。又、スイッチング素子を水平方向及び垂直方向にマトリクス駆動する為の周辺駆動回路も一体的に形成されている。薄膜トランジスタは第 1 層間絶縁膜により被覆されており、その上には薄膜トランジスタのソース領域と電気接続する配線パターンが設けられている。この配線パターンを被覆する様に第 2 層間絶縁膜が形成されており、その上には画素電極が設けられている。この画素電極は第 2 層間絶縁膜及び第 1 層間絶縁膜に開口したコンタクトホールを介して、薄膜トランジスタのドレイン領域に電気接続している。一方、対向基板の内表面には画素電極以外を遮閉するブラックマスクが形成されている。このブラックマスクは例えば遮光性を有する金属膜をパタニングしたものである。ブラックマスクにより囲まれた開口部が画素電極に整合する。このブラックマスクの凹凸を埋める為平坦化膜が成膜されており、その上に透明な対向電極が全面的に形成される。

【0003】

【発明が解決しようとする課題】上述した従来例では、ブラックマスクは周辺部分のみ能動基板に形成されており、それ以外は全て対向基板側に設けられている。この為、対向基板と能動基板との精密な位置合わせが必要となる。対向基板と能動基板の位置合わせ精度と対向基板側のブラックマスク形成精度を相互に考慮してパターン設計する。この場合、予め位置合わせ誤差を吸収するマージンをとる必要があり、ブラックマスクのパターンを大きな寸法に設定している。従って、画素の開口率が犠牲になるという課題がある。対向基板と能動基板の精密な位置合わせが必要とされる為、それに関わるアライメント装置も精密で高価なものになるという課題がある。

【0004】この問題に対処する為、能動基板側に全てのブラックマスクを形成する、所謂オンチップブラック構造が提案されている。この構造では、一般にブラックマスクとして有機材料が用いられている。しかしなが

ら、黒色顔料等を分散した有機材料は遮光性が悪いという欠点がある。又、半導体製造の高精細な製造プロセスや製造装置をそのままブラックマスクの形成に転用する事が困難である。加えて、有機材料を用いたブラックマスクでは画素部の平坦化が難しく、液晶の配向やギャップ制御に不利である。

【0005】改良されたオンチップブラック構造では、ブラックマスクの材料として金属薄膜を用いた例も提案されている。この金属薄膜によるブラックマスクは画素電極が集積形成された画面部のみならず駆動回路が集成形成された周辺部にも及んでいる。しかしながら、金属材料でブラックマスクを形成すると、周辺の駆動回路との間で容量カップリングが生じ、誤動作や信号の伝達遅延が生じ、画像品位を低下させるという課題がある。

【0006】

【課題を解決するための手段】上述した従来の技術の課題を解決する為以下の手段を講じた。即ち、本発明にかかる表示装置は基本的な構成として、中央の画面部及び周辺の駆動部を有する能動基板と、対向電極を有し所定の間隙を介して該能動基板に接合した対向基板と、該間隙に保持された電気光学物質とを備えたパネル構造を有する。前記画面部はマトリクス配置した画素電極及びスイッチング素子が集積形成されている。又、前記駆動部は外付けされる見切り板により遮光されていると共に該スイッチング素子を駆動する駆動回路が集積形成されている。本発明の特徴事項として、前記能動基板は、該画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている一方、該駆動部に含まれる駆動回路の上方から少なくとも部分的にブラックマスクが除去されている。好ましくは、前記能動基板は、該見切り板の取り付け誤差を吸収する為該画面部を縁取り且つ該駆動部の一部を包含する枠領域が設定されている。この場合、前記ブラックマスクは、該枠領域内に位置する駆動回路の上方にまで延設してパタニング形成されている一方、該枠領域外に位置する駆動回路の上方から少なくとも部分的に除去されている。具体的な構成として、前記駆動部は該スイッチング素子を高速で水平走査する水平駆動回路と該スイッチング素子を低速で垂直駆動する垂直駆動回路とを含んでいる。この場合、前記ブラックマスクは少なくとも該水平駆動回路の上方から選択的に除去されている。該駆動回路は一般的に外部クロック信号の入力バッファ、該クロック信号のレベルシフタ及び該クロック信号により動作するシフトレジスタを含んでいる。この場合、前記ブラックマスクはこれら回路要素のうちの少なくとも一部の上から選択的に除去されている。なお、前記ブラックマスクは浮遊電位又は固定電位に保持されている。

【0007】本発明の他の側面によれば、表示装置は基本的な構成として、中央の画面部及び周辺の駆動部を有

する能動基板と、対向電極を有し所定の間隙を介して該能動基板に接合した対向基板と、該間隙に保持された電気光学物質とを備えたパネル構造を有している。前記画面部は、マトリクス配置した画素電極及びスイッチング素子が集積形成されている。前記駆動部は、該スイッチング素子を駆動する為遮光性の配線パターンで内部結線された駆動回路が集積形成されている。特徴事項として、前記能動基板は、該画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている。一方、該駆動部に含まれる駆動回路の上方に絶縁膜を介して該配線パターンと相補的な関係にあるブラックマスクが逆転パタニング形成されている。なお、前記ブラックマスクは浮遊電位又は固定電位に保持されている。

【0008】

【作用】本発明の第1側面によれば、表示装置の能動基板側にブラックマスクを金属材料で形成する際、周辺の駆動回路には見切り板との合わせマージンとして必要な部分にのみブラックマスクを形成し、他の部分から除去する事により容量カップリングを低減させている。又、本発明の第2側面によれば、アクティブマトリクス型表示装置の能動基板側に金属膜からなるブラックマスクを形成する際、周辺駆動回路上に位置するブラックマスクのパターンを配線等に使用する金属膜と逆パターンになる関係でパタニングし、容量カップリングを低減化している。

【0009】

【実施例】以下図面を参照して本発明の好適な実施例を詳細に説明する。図1は本発明にかかる表示装置の第1実施例を表わしたものであり、(1)は模式的な平面図、(2)は(1)に示したA-A線に沿った模式的な断面図である。図示する様に、本表示装置は能動基板1と対向基板2とを備えている。能動基板1は中央の画面部3及び周辺の駆動部を有する。これに対し、対向基板2は対向電極(図示せず)を有し、所定の間隙を介して能動基板1に接合している。この間隙には液晶4等からなる電気光学物質が保持されている。画面部3はマトリクス配置した画素電極5及びスイッチング素子(図示せず)が集積形成されている。又、駆動部は外付けされる見切り板6により遮光されていると共に、スイッチング素子を駆動する垂直駆動回路7及び水平駆動回路8が集積形成されている。垂直駆動回路7はスイッチング素子を低速で垂直走査する一方、水平駆動回路8はスイッチング素子を高速で水平走査する。

【0010】本発明の特徴事項として、能動基板1は、画面部3に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスク9がパタニング形成されている一方、駆動部(周辺部)に含まれる垂直駆動回路7及び水平駆動回路8の上方から、容量カップリングを防止する為少なくとも部分的にブラックマスク9

が除去されている。具体的には、能動基板 1 は見切り板 6 の取り付け誤差を吸収する為、画面部 5 を縁取り且つ周辺部の一部を包含する枠領域 B が設定されている。この場合、ブラックマスク 9 は、枠領域 B 内に位置する垂直駆動回路 7 及び水平駆動回路 8 の上方にまで延設してパタニング形成されている。但し、枠領域 B 外に位置する垂直駆動回路 7 及び水平駆動回路 8 の上方から少なくとも部分的に除去されている。

【0011】本発明のポイントは、能動基板側にブラックマスクを金属材料で成膜するオンチップブラック構造を作成する際、問題となる「駆動回路の寄生容量増大」を排除し、回路動作や画像品位に与える悪影響を解決する事である。この為、本発明にかかる表示装置は画面部 3 以外の周辺部には枠領域 B までの部分にのみブラックマスク 9 を形成する。この枠領域 B は見切り板 6 とブラックマスク 9 を合わせる為に必要なマージンであり、通常数百 μm ないし数 mm 程度の幅寸法を有している。即ち、この枠領域 B より外側に位置する駆動回路 7、8 の上方から、ブラックマスク 9 が除去されている。この様な構成にする事により、上述した「駆動回路の寄生容量増大」は、枠領域 B に形成された駆動回路 7、8 の部分に限った問題となる。この部分には回路の駆動作や画像品位低下に影響を及ぼす様な回路要素を配置しない様にして、これらの回路要素には、例えば外部クロック信号の入力バッファ、該クロック信号のレベルシフト及び該クロック信号により動作するシフトレジスタ等が含まれる。なお、ブラックマスク 9 は浮遊電位又は固定電位に保持される。枠領域 B 外に位置する垂直駆動回路 7 及び水平駆動回路 8 の部分には、ブラックマスク 9 が存在せず配線パターン上には透明な層間絶縁膜のみが配置している。従って、この層間絶縁膜をレーザ光等で除去する事により、駆動回路 7、8 の故障解析等が可能である。一方、対向基板 2 側にはブラックマスクを全く形成しない。従って、対向基板 2 と能動基板 1 を重ね合わせる際の精密なアライメントが不必要になる。又、対向基板 2 と能動基板 1 の重ね合わせマージンがなくなり、画素電極 5 の開口率が上昇する。加えて、対向基板 2 の製造コストが安くなる。即ち、本発明にかかる構成により、能動基板 1 上にブラックマスク 9 を成膜するオンチップブラック技術の利点を活用する一方、その問題点は排除する事が可能になった。

【0012】図 2 は、図 1 に示した第 1 実施例の変形を示す模式的な平面図である。基本的には第 1 実施例と同一の構造を有しており、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、ブラックマスク 9 が垂直駆動回路 7 及び水平駆動回路 8 の一部を除いて、周辺部を含め能動基板 1 の表面に全面的に形成されている事である。この様にすると、能動基板 1 の表面が平坦化されるので、対向基板 2 と接合する際その間隙寸法を精密に制御できる。又、能動基板 1 と対向

基板 2 との間に保持された液晶 4 の漏れ出し等も防ぐ事ができる。即ち、図 2 に示した変形例は、回路動作上寄生容量が問題となる必要最小限の部分のみからブラックマスク 9 を除去し、それ以外の領域には全面的にブラックマスク 9 を形成している。勿論、ブラックマスク 9 は画素電極 5 の上方からは除かれている。

【0013】図 3 は、図 1 に示した第 1 実施例の他の変形例を示す模式的な平面図である。この変形例も基本的には第 1 実施例と同様の構造を有しており、対応する部分には対応する参照番号を付して理解を容易にしている。この変形例では水平駆動回路 8 の一部のみからブラックマスク 9 が除去されており、垂直駆動回路 7 の上方は全てブラックマスク 9 で覆われている。前述した様に、水平駆動回路 8 は画面部 3 に含まれるスイッチング素子を高速で水平走査する一方、垂直駆動回路 7 はスイッチング素子を低速で垂直走査する。従って、ブラックマスク 9 との間の容量カップリングは水平駆動回路 8 側に大きな影響を及ぼす一方、垂直駆動回路 7 はさほど影響を受けない。この点に鑑み、この変形例では水平駆動回路 8 の必要とされる部分のみからブラックマスク 9 を除去している。なお、これらの変形例では水平駆動回路 8 及び垂直駆動回路 7 は夫々 1 個のみが能動基板 1 上に形成されている。しかしながら、本発明はこれに限られるものではなく、能動基板 1 の周辺部に上下一対の水平駆動回路 8 や、左右一对の垂直駆動回路 7 を設けた構造に対しても適用可能である事はいうまでもない。

【0014】図 4 は、図 1 に示した能動基板 1 の具体的な構成例を示す模式的な部分断面図である。特に、ブラックマスク 9 で被覆された駆動回路の一部を表わしている。図示を簡略化する為、一对の P 型薄膜トランジスタ及び N 型薄膜トランジスタからなる CMOS 構造を模式的に表わしている。この CMOS を多数個集積形成し、適宜配線パターンで接続する事により、所望の機能を備えた周辺駆動回路を構築できる。図示する様に、ガラスもしくは石英等からなる能動基板 1 の表面には多結晶シリコン等からなる半導体薄膜 11 がアイランド状にパタニング形成されている。半導体薄膜 11 の上にはゲート絶縁膜 14 を介してゲート電極 12 がパタニング形成されている。ゲート電極 12 の両側に位置する半導体薄膜 11 には不純物が高濃度で注入されており、ソース領域及びドレイン領域を形成する。P 型の不純物を注入する事により P チャネル型の薄膜トランジスタを形成でき、N 型の不純物を注入する事により N チャネル型の薄膜トランジスタが形成できる。ゲート電極 12 は PSG 等からなる第 1 層間絶縁膜 15 により被覆されており、その表面にはアルミニウム等からなる配線パターン 13 が形成されている。各配線パターン 13 は第 1 層間絶縁膜 15 に形成されたコンタクトホールを介して、各薄膜トランジスタのソース領域やドレイン領域に電気接続している。配線パターン 13 は同じく PSG 等からなる第 2 層間絶縁膜

16により被覆されている。その上にはブラックマスク9がパタニング形成されている。例えば、チタン、タングステン、アルミニウム等の金属材料をスパッタリング法又はCVD法等により成膜した後、所定の形状にパタニングしてブラックマスク9に加工する。このブラックマスク9はアクリル樹脂等からなる平坦化膜17により被覆されている。

【0015】図5は図4に示した構造の変形を示す模式的な部分断面図である。両者で対応する部分には対応する参照番号を付して理解を容易にしている。この変形例では、平坦化膜17の上にブラックマスク9が形成されている。この様にすれば、金属材料からなるブラックマスク9と同じく金属材料からなる配線パタン13との間の距離が大きくなる為、容量カップリングが緩和できる。従って、駆動回路上に金属材料からなるブラックマスク9を部分的に設けた場合でも、「寄生容量の増大化」をある程度防止できる。

【0016】図6は、ブラックマスクが選択的に除去された部分に位置する駆動回路の構造を模式的に表わしたものである。基本的には、図4及び図5に示した構造と同一であり対応する部分には対応する参照番号を付して理解を容易にしている。図から明らかな様に、ブラックマスク9が選択的に除去されており、配線パタン13の上には第2層間絶縁膜16や平坦化膜17しか存在しておらず、高速動作に悪影響を与える容量カップリングが生じない。この様に、駆動回路中で高速動作が行なわれる部分には、選択的にブラックマスクを除去して、「寄生容量の増大化」を防止している。

【0017】図7は、図1に示した表示装置の具体的な回路構成を示すブロック図である。本表示装置は行状に配線した複数のゲートラインXと列状に配線した複数の信号ラインYと両者の各交差部に設けられた複数の画素とを有している。この画素は微細な液晶セルLCからなり行列状に配置して画面部を構成する。個々の液晶セルLCに対応してこれを駆動する為のスイッチング素子として薄膜トランジスタTrが集積形成されている。又、補助容量Csも液晶セルLCと並列に接続されている。液晶セルLCは能動基板側に形成された画素電極と対向基板側に形成された対向電極と両電極との間に保持された液晶とから構成されている。薄膜トランジスタTrのゲート電極は対応するゲートラインXに接続され、ソース電極は対応する信号ラインYに接続され、ドレイン電極は対応する画素電極に接続されている。垂直駆動回路7は各ゲートラインXを順次垂直走査して一水平期間毎に1行分の液晶セルLCを選択する。一方、水平駆動回路8は一水平期間内で各信号ラインYを順次走査し、映像信号をサンプリングして選択された1行分の液晶セルLC(画素)に点順次で映像信号を書き込む。具体的には、水平駆動回路8は入力バッファIB、レベルシフタLS、シフトレジスタSR、水平スイッチHSWとから

構成されている。入力バッファIBは外部から水平スタート信号HST及び互いに逆相のクロック信号HCK1, HCK2を受け入れる。レベルシフタLSはこれらの信号をレベルシフトする。シフトレジスタSRはレベルシフトされたクロック信号HCK1, HCK2に応じて動作し、同じくレベルシフトされた水平スタート信号HSTを順次転送する事により、選択パルスV1, V2, V3, …, を出力する。各信号ラインYは水平スイッチHSWを介してビデオラインに接続されており、外部から映像信号の供給を受ける。シフトレジスタSRは順次選択パルスV1, V2, V3, …, を出力し各水平スイッチHSWを順次開閉動作して、各信号ラインYに映像信号をサンプリングする。ここで入力バッファIB、レベルシフタLS、シフトレジスタSR等は高速動作する為寄生容量(浮遊容量)の影響を強く受ける一方、水平スイッチHSWは浮遊容量の影響を余り受けない。この点に鑑み、第1実施例では枠領域に位置する水平スイッチHSWのみを金属材料からなるブラックマスクで被覆する一方、入力バッファIB、レベルシフタLS、シフトレジスタSRからはブラックマスクを意図的に除去している。これにより、配線パタンとブラックマスクとの間で生じる容量カップリングを除去できる。

【0018】図8は、図7に示した各種信号の波形を表わしている。容量カップリングの画像品位に及ぼす影響を考える時、映像信号サンプリング用の水平スイッチHSWを開閉制御する選択パルスV1, V2, …, の遅延時間 ΔT とそのばらつきが問題になる。図示する様に、シフトレジスタはHCK1, HCK2に応じて動作し、水平スタート信号HSTを順次転送してV1, V2, …, を出力する。従って、理論上V1, V2, …, は矩形波になるはずである。しかしながら、V1, V2, …, の実波形は浮遊容量の影響を受け遅延時間 ΔT が生じると共にその値もばらつく。これにより映像信号のサンプリングタイミングが変動する為、画像品位に悪影響を与える事になる。

【0019】図9は、実際に作成された表示装置のサンプル1, サンプル2, サンプル3について上述した遅延時間 ΔT を実測した結果を示すグラフである。サンプル1は駆動基板上に何等ブラックマスクを形成しないものである。サンプル2は画素部を除いて駆動回路を含み能動基板の全面にブラックマスクを成膜したものである。サンプル3は本発明に従って駆動回路の上方から選択的にブラックマスクを除去したものである。サンプル1に比較してサンプル2は電源電圧を1V動かし時のばらつきがかなり大きい。仕様上、電源電圧1V程度のマージンは必要であるにも関わらず、サンプル2では電源電圧の変動により遅延時間 ΔT に大きなばらつきが現われる。又、サンプル1に比べサンプル2は平均値で見ても遅延時間 ΔT が大きく、ゴースト等画像品位の低下が懸念される。これに対し、サンプル3はサンプル1と略同

等の特性を示しており、問題ない事が分かる。

【0020】図10は、図9に示したサンプル1、サンプル2、サンプル3の具体的な構成を示す模式的な平面図である。(1)はサンプル1を表わしており、能動基板1の表面にはブラックマスクが全く形成されていない。(2)はサンプル2を示しており、能動基板1の表面は画素電極5を除いてブラックマスク9により全面的に被覆されている。即ち、垂直駆動回路7及び水平駆動回路8も全てブラックマスク9により被覆されている。

(3)はサンプル3を示しており、ブラックマスク9は画面部3に加えて、垂直駆動回路7及び水平駆動回路8の一部を被覆する様にパタニング形成されている。但し、垂直駆動回路7及び水平駆動回路8の高速動作部からはブラックマスク9が選択的に除去されている。

【0021】図11は、本発明にかかる表示装置の第2実施例を表わしており、(A)は部分断面図、(B)は部分平面図である。基本的には図4に示した第1実施例の断面構造と類似しており、対応する部分には対応する参照番号を付して理解を容易にしている。前述した様に、能動基板1には遮光性の配線パターン13で内部結線された駆動回路が集積形成されている。具体的には、半導体薄膜11を活性層としゲート電極12を備えた無数の薄膜トランジスタが配線パターン13により相互接続され駆動回路を構成している。特徴事項として、駆動回路の上方に第2層間絶縁膜16を介して配線パターン13と相補的な関係にあるブラックマスク9が逆転パタニング形成されている。なお、このブラックマスク9の表面はアクリル樹脂等からなる透明な平坦化膜17により被覆されている。

【0022】この第2実施例のポイントは、能動基板1側にブラックマスク9を金属材料で形成する際に伴う問題である「駆動回路の容量増大」を、ブラックマスク9のパターンを改善する事により抑制し、画像品位への悪影響を低減させる点にある。一般に、配線パターン13はアルミニウム又はアルミニウム合金等の金属材料が用いられ、これらは本来遮光性を有している。そこで、ブラックマスク9を配線パターン13とネガ/ポジが逆転する様にパタニングする。その際、光抜け防止の為にマージン20が数百nmないし数 μ m程度必要となる。しかしながら、駆動回路の上方にブラックマスク9を全面的に形成した場合と比較すると、ブラックマスク9と配線パターン13が重なる面積を大幅に縮小化でき、ブラックマスク9によるカップリング容量の増大も相当程度抑制可能である。なお、ブラックマスク9は浮遊電位あるいは固定電位に保持される。又、この構造は配線パターン13上に第2層間絶縁膜16及び平坦化膜17しか存在せず、従来通りこれらの膜をレーザ光で除去する事により、駆動回路に含まれる薄膜トランジスタの故障解析が可能である。一方、対向基板側にはブラックマスクを形成する必要がなくなり、能動基板と対向基板を重ね合わせる際

のアライメント精度が緩和できる。

【0023】図12は、参考としてブラックマスクを能動基板1上に形成していない構造を表わしている。なお、理解を容易にする為、図11に示した第2実施例と対応する部分には対応する参照番号を付している。この参考例では能動基板1側にブラックマスクを形成しない為、この代わりに対向基板側にブラックマスクを形成する必要が生じる。

【0024】図13は、図11に示した第2実施例の変形を示す模式的な部分断面図及び部分平面図である。基本的には、図11に示した第2実施例と同様の構造を有しており、対応する部分には対応する参照番号を付して理解を容易にしている。この変形例では、平坦化膜17を形成した後、その上に金属膜をスパッタリング法又はCVD法で成膜し、これを選択的エッチングによりパタニングしてブラックマスク9を形成している。図11に示した第2実施例と比べると、ブラックマスク9と配線パターン13の垂直距離が大きくなり、駆動回路の浮遊容量やカップリング容量が低く抑えられ、画像品位に及ぼす悪影響をさらに小さくできる。但し、図11に示した第2実施例に比べると、能動基板1の表面にブラックマスク9が露出しておりその分平坦性がなくなるので、液晶配向処理の為にラビングや基板間隙制御等に不利になる。又、配線パターン13とブラックマスク9の距離が大きくなる為、光抜け防止の為にマージン20も多少大きくする必要がある。

【0025】最後に図14は他の参考例を示す模式的な部分断面図及び部分平面図である。基本的には、図11に示した第2実施例と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。図14の(A)は駆動回路の上に第2層間絶縁膜16を介してブラックマスク9を全面的に形成した構造である。これでは、駆動回路の容量を低減化できない。(B)は平坦化膜17の上にブラックマスク9を全面形成した構造である。それでも、駆動回路の容量削減には不十分である。なお(C)は(A)及び(B)に示した構造の平面形状を表わしている。図示する様に、駆動回路を構成する薄膜トランジスタはブラックマスク9により全面的に被覆されている。

【0026】

【発明の効果】以上説明した様に、本発明によれば、能動基板は画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている一方、駆動部に含まれる駆動回路の上方から容量カップリングを防止する為少なくとも部分的にブラックマスクが除去されている。あるいは、能動基板は画面部に含まれるスイッチング素子の上方に絶縁膜を介して金属膜からなるブラックマスクがパタニング形成されている一方、駆動部に含まれる駆動回路の上方に絶縁膜を介して配線パターンと相補的な関係にあるブラッ

クマスクが逆転パタニング形成されている。この様に、駆動回路の上方において必要な部分にはブラックマスクを形成し、不必要もしくは弊害が生じる部分からブラックマスクを除去している。かかる構成により、駆動回路の容量を極力抑える事が可能になり、回路動作や画像品位への悪影響が低減するという効果がある。又、配線パターン上にブラックマスクを形成しない為、従来通り駆動回路を構成する薄膜トランジスタの故障解析等が可能である。

【図面の簡単な説明】

【図1】本発明にかかる表示装置の第1実施例を示す平面図及び断面図である。

【図2】第1実施例の変形を示す平面図である。

【図3】第1実施例の他の変形を示す平面図である。

【図4】第1実施例の具体的な構成を示す部分断面図である。

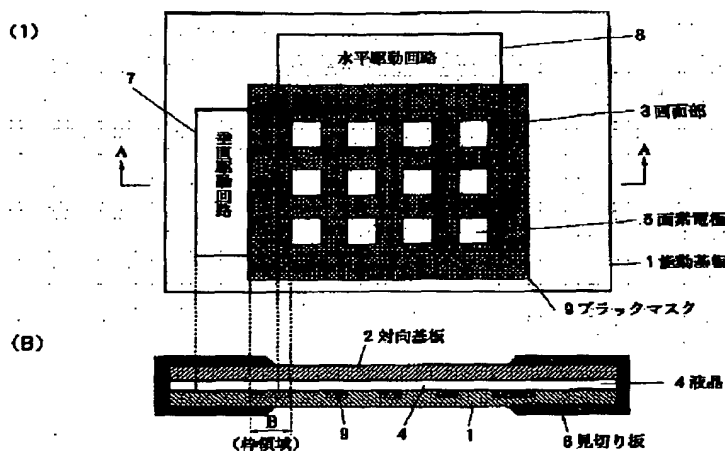
【図5】同じく第1実施例の具体的な構成を示す部分断面図である。

【図6】同じく第1実施例の具体的な構成を示す部分断面図である。

【図7】第1実施例の具体的な回路構成例を示すブロック図である。

【図8】図7に示した回路の動作説明に供する波形図である。

【図1】



【図9】本発明の効果を示すグラフである。

【図10】図9のグラフを測定する為に用いたサンプルを表わす平面図である。

【図11】本発明にかかる表示装置の第2実施例を示す模式的な部分断面図及び部分平面図である。

【図12】表示装置の参考例を示す部分断面図及び部分平面図である。

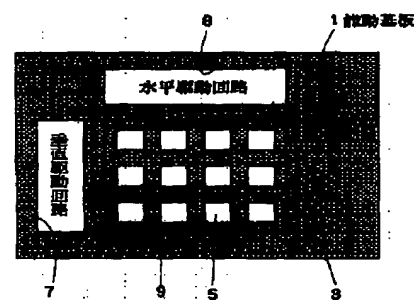
【図13】図11に示した第2実施例の変形を示す部分断面図及び部分平面図である。

10 【図14】表示装置の他の参考例を示す部分断面図及び部分平面図である。

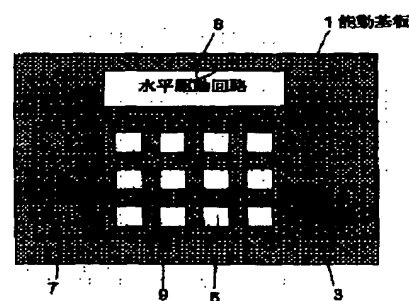
【符号の説明】

- 1 能動基板
- 2 対向基板
- 3 画面部
- 4 液晶
- 5 画素電極
- 6 見切り板
- 7 垂直駆動回路
- 8 水平駆動回路
- 9 ブラックマスク
- 13 配線パターン
- B 枠領域

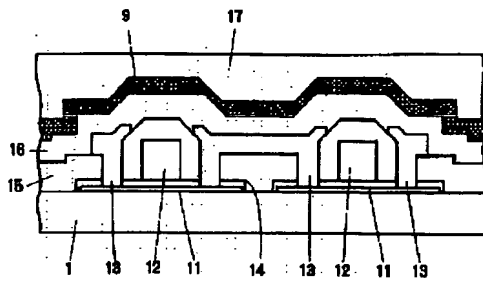
【図2】



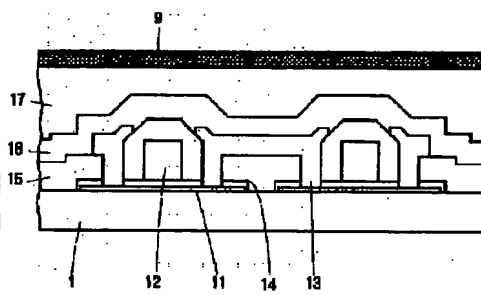
【図3】



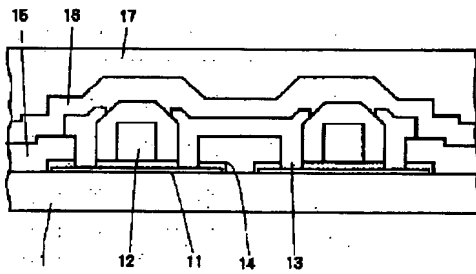
【図4】



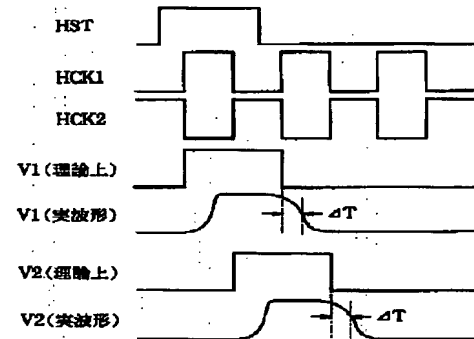
【図5】



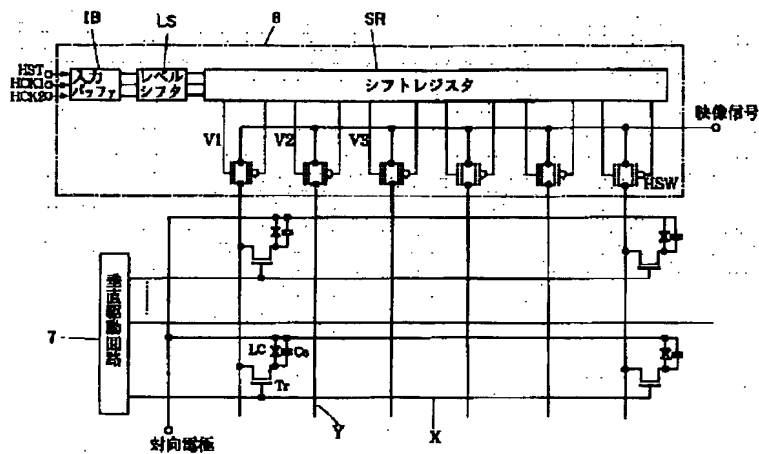
【図6】



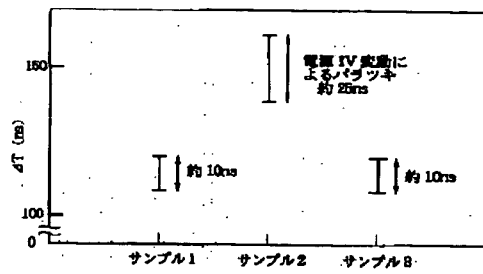
【図8】



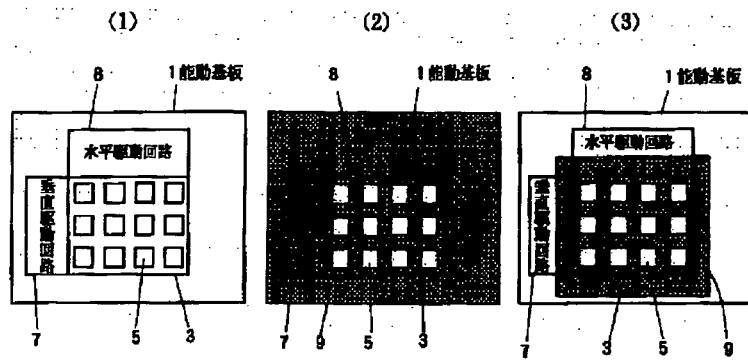
【図7】



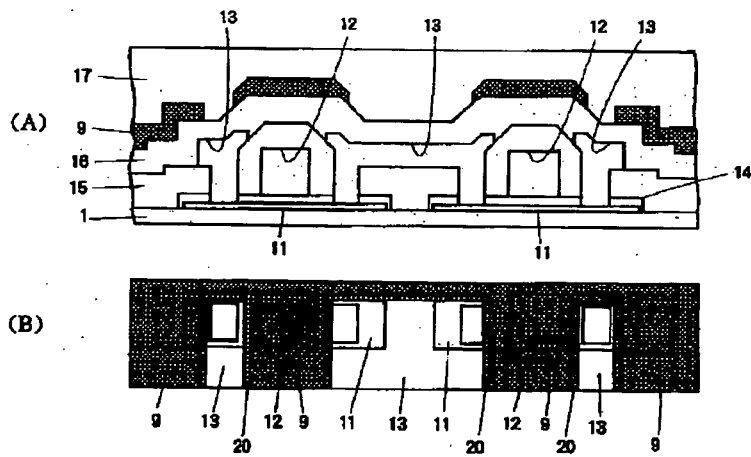
【図9】



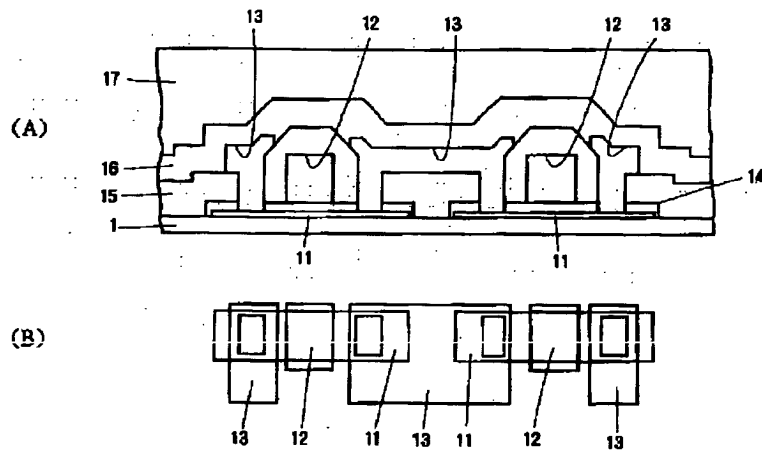
【図10】



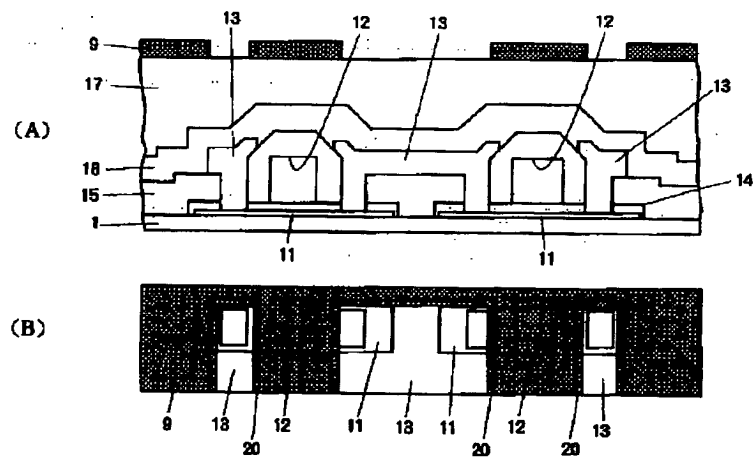
【図11】



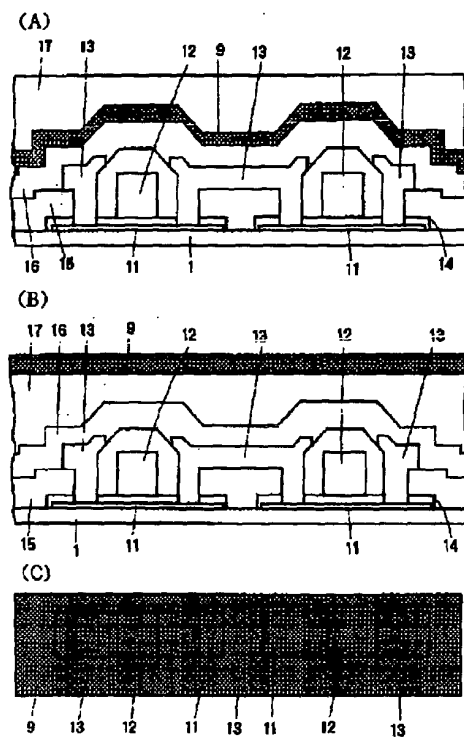
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 越智 鉄朗
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内